

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日            2 0 0 3 年   2 月 1 2 日  
Date of Application:

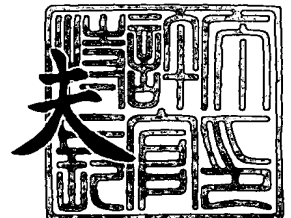
出 願 番 号            特 願 2 0 0 3 - 0 3 3 8 8 8  
Application Number:  
[ST. 10/C]:            [ J P 2 0 0 3 - 0 3 3 8 8 8 ]

出      願      人            三 洋 電 機 株 式 会 社  
Applicant(s):

2 0 0 4 年   1 月   5 日

特許庁長官  
Commissioner,  
Japan Patent Office

今 井 康 夫



【書類名】 特許願

【整理番号】 KGB1030002

【提出日】 平成15年 2月12日

【あて先】 特許庁長官 殿

【国際特許分類】 G11B 7/0045

【発明者】

    【住所又は居所】 大阪府守口市京阪本通 2 丁目 5 番 5 号 三洋電機株式会  
社内

    【氏名】 清瀬 雅司

【発明者】

    【住所又は居所】 大阪府守口市京阪本通 2 丁目 5 番 5 号 三洋電機株式会  
社内

    【氏名】 白石 卓也

【特許出願人】

    【識別番号】 000001889

    【氏名又は名称】 三洋電機株式会社

【代理人】

    【識別番号】 100111383

    【弁理士】

    【氏名又は名称】 芝野 正雅

    【連絡先】 電話 0 3 - 3 8 3 7 - 7 7 5 1 知的財産センター 東  
京事務所

【手数料の表示】

    【予納台帳番号】 013033

    【納付金額】 21,000円

【提出物件の目録】

    【物件名】 明細書 1

    【物件名】 図面 1

    【物件名】 要約書 1

【包括委任状番号】 9904451

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 PLL回路

【特許請求の範囲】

【請求項1】 第1の周期を有する第1のウォブル信号にランドプリピット信号が重畳された第1の基準信号と、前記第1の周期よりも短い第2の周期を有する第2のウォブル信号からなる第2の基準信号とのいずれか一方を取り込んで、前記第1の基準信号及び第2の基準信号のいずれかに同期したクロックを生成するPLL回路において、

制御電圧に応じた発振クロックを出力する電圧制御発振器と、

前記第1のウォブル信号及び前記第2のウォブル信号のいずれかに応じて前記電圧制御発振器の発振クロックの周波数及び位相の少なくとも一方を制御する第1のループと、

前記ランドプリピット信号に応じて前記電圧制御発振器の発振クロックの周波数及び位相の少なくとも一方を制御する第2のループと、を備え、

前記第1の基準信号が与えられたとき、前記第1及び第2のループを動作させて前記発振クロックを制御し、

前記第2の基準信号が与えられたとき、前記第1のループを動作させると共に、前記第2のループを無効とし、前記第1のループによって前記発振クロックを制御することを特徴とするPLL回路。

【請求項2】 請求項1に記載のPLL回路において、

前記第2のループは、

前記第1の基準信号が与えられたとき、前記第1の基準信号と前記発振クロックとの位相差に応じた電圧を前記電圧制御発振器へ与え、

前記第2の基準信号が与えられたとき、一定の電圧を前記電圧制御発振器へ与えることを特徴とするPLL回路。

【請求項3】 請求項1又は2に記載のPLL回路において、

前記第1のループは、

前記第1のウォブル信号と前記発振クロックとの位相差、及び前記第2のウォブル信号と前記発振クロックとの位相差のいずれかに応じた信号を出力する位相

比較回路と、

前記位相比較回路の出力に応じて電流を制御するチャージポンプと、を備え、  
前記チャージポンプは、駆動能力の切り替えが可能な構成を有することを特徴とする PLL 回路。

【請求項 4】請求項 1～3 のいずれかに記載の PLL 回路において、  
前記第 1 のウォブル信号、前記第 2 のウォブル信号、及び前記発振クロックの少なくとも 1 つを分周する分周器を更に備え、

前記第 1 の基準信号が与えられたときと前記第 2 の基準信号が与えられたときとで前記分周器の分周比率を変更することを特徴とする PLL 回路。

【請求項 5】請求項 1～4 のいずれかに記載の PLL 回路において、  
前記電圧制御発振器は、  
前記制御電圧の変化に対する前記発振クロックの周波数及び位相の少なくとも一方の変化の度合いが変更可能に設定されてなることを特徴とする PLL 回路。

【請求項 6】請求項 1～5 のいずれかに記載の PLL 回路において、  
前記電圧制御発振器は、  
前記第 1 及び第 2 のループに対応した 2 つの入力端子と、  
これら 2 つの入力端子への印加電圧に応じて発振出力するリングオシレータと、を有し、

前記第 1 のループは、前記第 1 のウォブル信号と前記発振クロックとの位相差、及び前記第 2 のウォブル信号と前記発振クロックとの位相差のいずれかに応じた電圧を前記電圧制御発振器の一方の入力端子に与え、

前記第 2 のループは、前記ランドプリピット信号と前記発振クロックとの位相差に応じた電圧を前記電圧制御発振器の他方の入力端子に与えることを特徴とする PLL 回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、ウォブル信号にランドプリピット信号が重畳された第 1 の基準信号と、ウォブル信号からなる第 2 の基準信号とのいずれか一方を取り込んで、第 1

の基準信号及び第2の基準信号のいずれかに同期したクロックを生成するPLL回路に関する。

#### 【0002】

#### 【従来の技術】

近年、記録媒体として光ディスク等、ディスク媒体が普及してきている。こうした状況下、ディスク媒体に記録されるデータのフォーマットを共通としつつもディスク媒体に形成されているディスク位置情報の記録方式が互いに異なるものも市場に出回りつつある。

#### 【0003】

例えば、DVD-R (Digital Versatile Disc-Recordable) 及びDVD-RW (Digital Versatile Disc-Rewritable) と、DVD+R (Digital Versatile Disc+Recordable) 及びDVD+RW (Digital Versatile Disc+Rewritable) とがそれである。これらDVD-R及びDVD-RW (以下、DVD-R/RW) とDVD+R及びDVD+RW (以下、DVD+R/RW) とは、図13に示す互いに共通したフォーマットに従ったデータを記録すべく規格化されたディスク媒体である。

#### 【0004】

図13に示すデータである上記各ディスク媒体への記録対象となるDVDデータは、8ビットのデータが16ビットのデータに変調され、更に同期信号等が付与されたものである。詳しくは、32ビットの同期信号 (図中、「シンク」と表記) と、1456ビットの変調されたデータとからなる。すなわち、728ビット分のデータが8-16変調されることで1456ビットのデータとなり、これら各変調された1456ビットのデータ毎に、その先頭に32ビットの同期信号 (シンク) が付与されて1フレーム分の記録データが生成されている。DVDでは、この1フレーム分の記録データが26個で1セクタとして取り扱われる。この図13には、DVDにおける1セクタ分の記録データの構造が示されている。

#### 【0005】

このような所定のフォーマットを有するDVDデータを記録する上記各ディスク媒体は、それぞれ以下のような記録方式にてそのディスク位置情報を記録する

。

**【0006】**

上記DVD-R/RWは、ディスクの平坦面（ランド）に形成されるグループとよばれる溝によって構成されるトラックを備えている。このグループはわずかに蛇行（ウォブル）して形成されており、この蛇行から、所定の周期を有するウォブル信号が取り出される。このウォブルは、上記データフォーマットの2フレーム分のデータ記録領域に16周期の割合で形成されている（図14（a））。

**【0007】**

また、このディスク媒体には、ウォブルに加えてランドプリピット（LPP）とよばれるディスク位置情報を含む領域が、トラック上に所定の間隔で設けられている。詳しくは、このLPPは、上記データフォーマットの2フレームに対応したデータの記録領域毎に設けられている。そして、このLPPから取り出されるLPP信号は、上記データフォーマットの各16セクタ分の記録領域に設けられるLPP信号の集合によって、そのディスク位置情報を示すものとなっている。

。

**【0008】**

一方、DVD+R/RWも、ディスクの平坦面（ランド）に形成されるグループとよばれる溝によって構成されるトラックを備えている。また、このグループもわずかに蛇行（ウォブル）して形成されており、この蛇行から、所定の周期を有するウォブル信号が取り出される。

**【0009】**

ただし、このウォブルは、上記データフォーマットの2フレーム分の記録領域に93周期で形成されている（図14（b））。また、DVD+R/RWには、上記ディスク位置情報を含むLPPが形成されていない。これに代えて、上記グループは、上記ウォブル信号に上記所定の周期に対しADIP（ADdress In Pre groove）と呼ばれるディスク位置情報に応じた位相変調が施されるようにして形成されている。詳しくは、このウォブルには、上記データフォーマットの2フレームのデータの記録領域毎に1度位相変調がなされている。そして、上記データフォーマットの各4セクタ分の記録領域から得られるADIPによって、そのデ

ディスク位置情報が示されるものとなっている。

【0010】

これら各ディスク媒体にデータを記録する際には、ディスク媒体を回転制御するとともに同回転制御されるディスク媒体へレーザを照射することで行うデータの記録動作を、ディスク媒体の回転動作に対応した基準クロックに基づいて行うことが望ましい。このように、回転制御されるディスク媒体の回転動作に対応した基準クロックを用いることで、例えばディスク媒体上に記録される1ビットのデータの記録領域を一定にすることができる等、データの記録制御を的確に行うことができる。

【0011】

この回転制御されるディスク媒体の回転動作に対応した基準クロックは、上記ウォブル信号やLPP信号を再生するとともに、PLL回路を用いてこれらウォブル信号やLPP信号と同期したパルス信号を生成することで取得することができる。こういったPLL回路の一例として、例えば下記特許文献1に示されるものがある。こうしたPLL回路においては、電圧制御発振器を通じて発振制御されるクロックとウォブル信号やLPP信号とを位相比較し、これら2つの信号の周波数差に応じた電圧を電圧制御発振器にフィードバックすることで、同電圧制御発振器から発振出力されるクロックをウォブル信号やLPP信号に同期させている。

【0012】

【特許文献1】

特開2002-230915号公報

【0013】

【発明が解決しようとする課題】

ところで、ディスク媒体としてのDVD-R/RWとDVD+R/RWとは、上述したようにそのディスク位置情報の記録方式が異なるために、これらに対しデータを記録する装置は、DVD-R/RWとDVD+R/RWとで各別の回路を備えることとなる。そしてこの際、上記回転制御されるディスク媒体の回転動作に対応した基準クロックを生成するクロック生成回路は、回路規模が大きい



めに、これら DVD-R/RW と DVD+R/RW とで各別のクロック生成回路を備えると、データ記録制御装置の回路規模が大きくなる問題が特に顕著となる。

#### 【0014】

本発明はこうした実情に鑑みてなされたものであり、その目的は、ウォブル信号にランドプリピット信号が重畳された第1の基準信号と、ウォブル信号からなる第2の基準信号とのいずれかに同期したクロックを生成する PLL 回路の回路規模の増大を好適に抑制することにある。

#### 【0015】

##### 【課題を解決するための手段】

この発明は、第1の周期を有する第1のウォブル信号にランドプリピット信号が重畳された第1の基準信号と、前記第1の周期よりも短い第2の周期を有する第2のウォブル信号からなる第2の基準信号とのいずれか一方を取り込んで、前記第1の基準信号及び第2の基準信号のいずれかに同期したクロックを生成する PLL 回路において、制御電圧に応じた発振クロックを出力する電圧制御発振器と、前記第1のウォブル信号及び前記第2のウォブル信号のいずれかに応じて前記電圧制御発振器の発振クロックの周波数及び位相の少なくとも一方を制御する第1のループと、前記ランドプリピット信号に応じて前記電圧制御発振器の発振クロックの周波数及び位相の少なくとも一方を制御する第2のループと、を備え、前記第1の基準信号が与えられたとき、前記第1及び第2のループを動作させて前記発振クロックを制御し、前記第2の基準信号が与えられたとき、前記第1のループを動作させると共に、前記第2のループを無効とし、前記第1のループによって前記発振クロックを制御することで、回路規模の増大を好適に抑制する。

#### 【0016】

##### 【発明の実施の形態】

以下、本発明にかかる PLL 回路を DVD-R/RW と DVD+R/RW とをディスク媒体としてこれにデータを記録するための制御を行うデータ記録制御装置の PLL 回路に適用した一実施形態について、図面を参照しつつ説明する。

**【0017】**

図1は、上記データ記録制御装置の構成を示すブロック図である。

**【0018】**

上記データ記録制御装置の記録対象となるディスク媒体である光ディスク1は、データを書き込む（記録する）ことが可能なディスク媒体であるDVD-R/RW又はDVD+R/RWディスクである。

**【0019】**

一方、上記データ記録制御装置は、光学ヘッド10やRFアンプ20、クロック生成装置100を備えている。ここで、光学ヘッド10は、光ディスク1へレーザを照射すると共に、光ディスク1に照射されたレーザの反射光を受光する回路である。また、RFアンプ20は、光学ヘッド10において受光された反射光から2値のデジタル信号を生成し、上記ウォブル信号やLPP信号を生成する回路である。

**【0020】**

そして、本実施形態にかかるクロック生成装置100は、こうしたウォブル信号やLPP信号に基づき、上記光ディスク1がDVD-R/RWであるか、DVD+R/RWであるかに応じて、記録動作に適切なクロックをそれぞれ生成するPLL回路である。

**【0021】**

以下では、説明の便宜上、光ディスク1としてDVD-R/RWを想定して、このクロック生成装置100の構成について説明する。

**【0022】**

この光ディスク1としてのDVD-R/RWには、同ディスク内の案内溝として機能するプリグループが螺旋状に形成されているとともに、螺旋状に形成されたプリグループに近接してランドプリピット（以下、LPP）が形成されている。このうち、上記プリグループは、光ディスク1上を蛇行しつつ形成されている。この蛇行（ウォブル）成分の有する信号は、「140.6kHz」の周波数を有する。一方、上記LPPは、光ディスク1に螺旋状に形成されているプリグループに沿って所定の間隔で形成されている。この間隔は、上記ウォブル信号の約

16パルスに1パルスの割合の信号が得られる間隔に設定されている。このLPPの再生に基づいて得られる信号がLPP信号である。

#### 【0023】

そして、上記クロック生成装置100では、LPP信号の周波数の分周比「 $1/2976$ 」で分周されたクロックを、換言すれば各LPP信号のパルス間に2976のパルスを有するクロックを生成する。これにより、クロックは、「 $26.16\text{MHz}$ 」の周波数を有する信号となる。

#### 【0024】

詳しくは、上記クロック生成装置100では、発振クロックを、ウォブル信号とはほぼ周波数同期させる処理を行った後、LPP信号に基づいて同クロックの位相を調整する処理を行うという2段階の処理にて、こうしたLPP信号に位相同期したクロックの生成を行う。具体的には、ウォブル信号と発振クロックとの周波数の差が所定の範囲内に収まる程度に小さくなった後に、LPP信号に基づく発振クロックの位相制御を行うようにする。これは、LPP信号の頻度がウォブル信号の頻度と比較して低いことやデータ記録時においてディスク媒体に形成されているLPPが欠落するなどにより、このLPP信号に同期したクロックを生成することが困難であることによる。このため本実施形態では、ウォブル信号に基づいてクロックの粗調整を行った後に、LPP信号に基づいて微調整を行うことで、LPP信号に位相同期したクロックを生成する。

#### 【0025】

こうした制御を行う上記クロック生成装置100は、図示するように、その出力するクロックの分周器105による分周クロックをウォブル信号と周波数同期させる第1のループAと、同じく出力するクロックの分周クロックをLPP信号に位相同期させる第2のループBとの2つの位相ロックループを備えている。そして、これら第1のループAと第2のループBとは、当該クロック生成装置100において生成される上記クロックを出力する電圧制御発振器110を共有している。この電圧制御発振器110は、2つの制御電圧入力端子a, bを備えており、これら各制御電圧入力端子には、上記分周クロックとウォブル信号との周波数差に応じた電圧と、同分周クロックとLPP信号との位相差に応じた電圧とが

それぞれ印加される。

#### 【0026】

ここで、上記第1のループAと第2のループBとで共有される電圧制御発振器110について説明する。

#### 【0027】

図2は、電圧制御発振器110の構成を示す回路図である。

#### 【0028】

同図2に示すように、この電圧制御発振器110は、第1の電流源112、第2の電流源114、ゲイン制御回路115、制御電圧発生回路116、及びリングオシレータ118を備えている。

#### 【0029】

ここで、第1の電流源112は、制御電圧入力端子aから入力される制御電圧に対応した制御電流にてリングオシレータ118を駆動するに際してのゲイン調整を行う部分である。詳しくは、この第1の電流源112は、Pチャネルトランジスタ $T_{ip}$ からなる出力側電流経路及びこれに直列に接続されたスイッチ $SW_i$ を複数備え、これらが電源電圧VDDの電源と第1の電流源112の出力との間に互いに並列接続されている。ここで、スイッチ $SW_i$ は、上記ゲイン制御回路115によって電源及び出力間の導通及び遮断を制御する回路である。そして、これにより、互いに並列接続されている出力側電流経路の使用段数が設定される。

#### 【0030】

更に、第1の電流源112は、電源電圧VDD及び接地間に直列接続されているNチャネルトランジスタ $T_{an}$ 及びPチャネルトランジスタ $T_{ap}$ からなる入力側電流経路を備えている。そして、制御電圧入力端子aを介して上記Nチャネルトランジスタ $T_{an}$ のゲートに印加される制御電圧の大きさに応じて、これと直列に接続されたPチャネルトランジスタ $T_{ap}$ を流れる電流量を決定し、ゲートの電圧が決定する。そして、Pチャネルトランジスタ $T_{ap}$ とカレントミラー接続されたPチャネルトランジスタ $T_{ip}$ のゲートにPチャネルトランジスタ $T_{ap}$ のゲート電圧と同じ電圧が印加される。更に、このPチャネルトランジスタ

T i p と並列接続された P チャネルトランジスタ T i p のゲートにも同じ電圧が印加され、ソース及びドレイン間を流れる電流量が決定される。したがって、制御電圧入力端子 a に印加される制御電圧の大きさに応じて、第 1 の電流源 1 1 2 から出力される電流量が制御される。

#### 【0031】

また、第 2 の電流源 1 1 4 も、上記第 1 の電流源 1 1 2 と同様の構成を有する回路である。ただし、この第 2 の電流源 1 1 4 は、制御電圧入力端子 b から入力される制御電圧に対応した制御電流にてリングオシレータ 1 1 8 を駆動するに際してのゲイン調整を行う部分である。このため、制御電圧入力端子 b に印加される制御電圧の大きさに応じて、その出力する電流量が制御される。

#### 【0032】

ゲイン制御回路 1 1 5 は、レジスタ 1 1 5 a に格納されるモードデータに応じて第 1 の電流源 1 1 2 や第 2 の電流源 1 1 4 を切替制御する回路である。すなわち、ゲイン制御回路 1 1 5 は、第 1 の電流源 1 1 2 のスイッチ S W i 及び第 2 の電流源 1 1 4 のスイッチ S W k を選択的に開閉することで、各制御電圧入力端子 a、b への印加電圧の変化に対する第 1 及び第 2 の電流源 1 1 2、1 1 4 の出力電流の変化度合いを変更する。

#### 【0033】

制御電圧発生回路 1 1 6 は、第 1 の電流源 1 1 2 及び第 2 の電流源 1 1 4 から出力される電流信号を電圧信号に変換する回路である。この制御電圧発生回路 1 1 6 は、N チャネルトランジスタ T 1 n、T 2 n 及び P チャネルトランジスタ T 3 p 及び T 4 p からなる 2 段のカレントミラー回路から構成されている。そして、P チャネルトランジスタ T 4 p 及び 2 段目のカレントミラー回路に直列接続される N チャネルトランジスタ T 5 n のゲートバイアス電圧をリングオシレータ 1 1 8 に出力する。

#### 【0034】

リングオシレータ 1 1 8 は、電源電圧 V D D と接地との間で給電可能に接続されたインバータ I V が奇数段直列に接続されて構成された回路である。そして、これら各インバータ I V へ供給される電流量が、上記制御電圧入力端子 a 及び制

御電圧入力端子 b に印加される制御電圧に応じて制御される。詳しくは、上記電源電圧 VDD と各インバータ I V との間には、P チャネルトランジスタ T j p がそれぞれ接続されており、また、各インバータ I V と接地点との間には N チャネルトランジスタ T j n がそれぞれ接続されている。そして、上記第 1 の電流源 1 1 2 及び第 2 の電流源 1 1 4 の出力電流に応じた電圧が制御電圧発生回路 1 1 6 を介してこれらインバータ I V へ流れ込む電流量を制御するトランジスタ T j p 、T j n に印加される。

#### 【0035】

ここで、電圧制御発振器 1 1 0 の特性について説明する。

#### 【0036】

図 3 は、上記制御電圧入力端子 a へ印加される制御電圧と電圧制御発振器 1 1 0 の発振周波数との関係を示す図である。図 3 において、曲線 f 1 は、制御電圧入力端子 b に印加される電圧が「0」とされたときの曲線である。同図 3 に示されるように、制御電圧入力端子 a へ印加される制御電圧が大きいほど発振周波数が上昇する。

#### 【0037】

また、曲線 f 2 ~ f 4 は、制御電圧入力端子 b へ電源電圧 VDD を印加したときについて、先の図 2 にした第 2 の電流源 1 1 4 において使用される出力側電流経路の段数がそれぞれ「1」個~「3」個であるときについての曲線である。同図 3 に示すように、制御電圧入力端子 a へ印加される制御電圧が一定であるときには、第 2 の電流源 1 1 4 における上記出力側電流経路の使用段数が多いほど発振周波数が上昇する。

#### 【0038】

そして、制御電圧入力端子 a へ印加する制御電圧が一定という条件の下、制御電圧入力端子 b へ印加する電圧を可変としたときの発振周波数の帯域幅は、先の図 2 に示した第 2 の電流源 1 1 4 において能動とされる出力側電流経路の段数が多いほど広がる ( $\Delta A < \Delta B < \Delta C$ )。

#### 【0039】

したがって、先の図 2 に示した第 2 の電流源 1 1 4 において能動とされる出力

側電流経路の段数を所定個「 $n$ 」に固定した場合、制御電圧入力端子  $a$  及び制御電圧入力端子  $b$  に印加される電圧を可変としたときの電圧制御発振器 110 の発振周波数帯域は、図 4 に斜線で示す帯域となる。

#### 【0040】

更に、制御電圧入力端子  $b$  に印加される電圧を「0」とする条件の下、先の図 2 に示した第 1 の電流源 112 において能動とされる出力側電流経路の段数を変更した場合の制御電圧入力端子  $a$  へ印加する電圧と発振周波数との関係は図 5 に例示されるようになる。ここで、第 1 の電流源 112 において使用される出力側電流経路の段数は、曲線  $f1'$ 、曲線  $f1$ 、曲線  $f1''$  の順で多くなっている。同図 5 に示すように、第 1 の電流源 112 において使用される上記出力側電流経路の段数が多いほど、制御電圧入力端子  $a$  に印加する電圧の変化に対する発振周波数の上昇度合いが大きくなる。

#### 【0041】

なお、これら図 3～図 5 において模式的に示す性質は、制御電圧入力端子  $a$  と制御電圧入力端子  $b$  との役割を逆にしたときにも同様となる。

#### 【0042】

こうした 2 つの制御電圧入力端子  $a$  と制御電圧入力端子  $b$  とを備える電圧制御発振器 110 において、本実施形態では、制御電圧入力端子  $a$  には、先の図 1 に示したローパスフィルタ 142 の出力電圧  $V_a$  を、また、制御電圧入力端子  $b$  には、同図 1 に示したローパスフィルタ 170 の出力電圧  $V_b$  をそれぞれ印加する。そしてこれにより、制御電圧入力端子  $a$  を通じて電圧制御発振器 110 の発振するクロック（正確にはその分周クロック）をウォブル信号に周波数同期させるとともに、制御電圧入力端子  $b$  を通じて上記クロック（正確にはその分周クロック）を LPP 信号に位相同期させる。すなわち、図 6（a）に示すように制御電圧入力端子  $a$  側にて発振周波数の粗調整を行うとともに、図 6（b）に示すように制御電圧入力端子  $b$  側にて発振周波数の微調整を行う。

#### 【0043】

次に、この電圧制御発振器 110 の発振周波数についての第 1 のループ A による粗調整、及び第 2 のループ B による微調整を行う回路について更に説明する。

## 【0044】

ここではまず、上記第1のループAについて更に説明する。

## 【0045】

この第1のループAでは、電圧制御発振器110の発振するクロックの分周クロックとウォブル信号との立ち上がりエッジ及び立ち下がりエッジのそれぞれを比較し、この比較結果に基づいて電圧制御発振器110を制御するものである。このように立ち上がりエッジ及び立ち下がりエッジの双方を用いるのは、以下の理由による。

## 【0046】

図7に示されるように、レーザによって読み取られる上記ディスク媒体のウォブルに対応した信号(図7(a))は、上記RFアンプ20にて2値化されウォブル信号となる(図7(b))。このウォブル信号はそのデューティ比が変化するため、上記分周クロックとウォブル信号との位相差に基づいて上記電圧制御発振器110を制御する際に、同制御がこのデューティ比の変化の影響を受けるおそれがある。

## 【0047】

しかしながら、ウォブル信号は、図7(d)に示されるように、パルス幅Whが変化するにもかかわらず、各パルスの中心間の周期Twや位相は保持される。したがって、このパルス中心の周期Tw及び位相と、上記分周クロックのパルス中心の周期及び位相とに基づいて同電圧制御発振器110を制御することで、デューティ比の変化の影響を回避することができる。

## 【0048】

具体的には、先の図1に示す第1のループAにおいては、まず、立ち上がり比較部120a及び立ち下がり比較部120bにおいて、ウォブル信号と上記分周クロックとの立ち上がり及び立ち下がりが比較される。そして、これら比較結果に基づく信号が、チャージポンプ130a及びチャージポンプ130bにて所定の出力に変換される。これら出力の変換された信号は、加算器140で合成され、ローパスフィルタ142にて平滑化された後、制御電圧として電圧制御発振器110の制御電圧入力端子aに印加される。この制御電圧を通じて制御される電



圧制御発振器 110 の発振するクロックの周波数は、上記分周器 105 にて分周された後、上記立ち上がり比較部 120 a 及び立ち下がり比較部 120 b に入力される。こうして電圧制御発振器 110 の発振するクロック（の分周クロック）がウォブル信号に周波数同期するよう制御される。なお、この分周器 105 の分周比は「 $1/186$ 」であり、これにより、電圧制御発振器 110 の出力信号は、「 $26.16\text{MHz}$ 」に制御される。

#### 【0049】

ここで、チャージポンプ 130 a は、図 8 に示すように、ゲインを可変制御することのできる構成となっている。すなわち、チャージポンプ 130 a は、上記立ち上がり比較部 120 a の出力信号に応じた電流を出力する複数のチャージポンプユニット CP と、同チャージポンプユニット CP のうちのいくつかを選択的に駆動するゲイン切替回路 131 a とを備える。そして、駆動されるチャージポンプユニット CP の段数が、このゲイン切替回路 131 a によって切り替えられることで、チャージポンプ 130 a のゲイン、すなわち、位相比較出力に対するチャージポンプ 130 a の出力電流量の度合いを切り替えることができる。

#### 【0050】

図 9 に、立ち上がり比較部 120 a 及びチャージポンプユニット CP の回路構成を例示する。図 9 に示されるように、チャージポンプユニット CP は、上記立ち上がり比較部 120 a から出力される信号に応じた信号を出力する出力部 132 a と、同出力部 132 a の出力を調整するバイアス回路 133 a とを備えている。ここで、出力部 132 a は、ウォブル信号のパルスの立ち上がりタイミングが上記分周クロックのパルスの立ち上がりタイミングよりも早い場合に、同ウォブル信号が立ち上がったときから分周クロックが立ち上がるときまでの期間、高電位の信号を出力する（チャージ動作）。また、上記分周クロックのパルスの立ち上がりタイミングがウォブル信号のパルスの立ち上がりタイミングよりも早い場合に、分周クロックのパルスが立ち上がったときからウォブル信号が立ち上がるときまでの期間、低電位の信号を出力する（ディスチャージ動作）。

#### 【0051】

なお、チャージポンプ 130 a において、上記チャージ動作及びディスチャー

ジ動作を行う期間が等しいときには、これらチャージ電流及びディスチャージ電流は互いに等しくなるように設定される。

#### 【0052】

一方、立ち上がり比較部 120 a では、上記入力されるウォブル信号及び分周クロックのパルスのいずれか一方が立ち上がってから他方が立ち上がるまでの期間、チャージポンプ 130 a を介して所定の出力信号を出力するための制御を行う。まず、ウォブル信号及び分周クロックはそれぞれ別のフリップフロップ (F/F) に入力される。そして、入力されるパルスの立ち上がりに同期してこれらフリップフロップから「H」レベル信号が出力される。また、2つのフリップフロップに入力されるパルスが両方とも立ち上がったときに、これら2つのフリップフロップをリセットすることで、チャージポンプ 130 a から上記信号の出力が中断される。

#### 【0053】

なお、先の図 1 に示した立ち下がり比較部 120 b 及びチャージポンプ 130 b は、上記立ち上がり比較部 120 a 及びチャージポンプ 130 a とそれぞれ同一の構成を有している。そして、図 1 に示されるように、立ち下がり比較部 120 b には、立ち上がり比較部 120 a に入力される信号がインバータを介して反転されて入力されることで、立ち下がりが検出される。

#### 【0054】

図 10 に、立ち上がり比較部 120 a 及び立ち下がり比較部 120 b に入力される信号と、加算器 140 の出力との関係を示す。図 10 に示されるように、分周クロックの立ち上がり及び立ち下がり (図 10 (b)) とウォブル信号のパルスの立ち上がり及び立ち下がりとは等しい場合 (図 10 (a) の  $\beta$ ) には、上記加算器 140 からの出力はほぼ「0」となる。

#### 【0055】

これに対して、分周クロックのパルス幅よりもウォブル信号のパルス幅が狭まった場合 (図 10 (a) の  $\alpha$ ) には、分周クロックが立ち上がってからウォブル信号のパルスが立ち上がるまでの期間、上記加算器 140 から低電位の信号が出力される (ディスチャージ動作がなされる) (図 10 (c) の  $\alpha$ )。また、ウォ

ブル信号のパルスが立ち下がってから分周クロックが立ち下がるまでの期間、上記加算器 140 から高電位の信号が出力される（チャージ動作がなされる）（図 10（c）の  $\alpha$ ）。そして、これら分周クロックが立ち上がってからウォブル信号のパルスが立ち上がるまでの期間と、ウォブル信号のパルスが立ち下がってから分周クロックが立ち下がるまでの期間とは互いに等しいため、これらディスチャージ電流とチャージ電流とは互いに等しくなる。

#### 【0056】

一方、分周クロックのパルス幅よりもウォブル信号のパルス幅が広がった場合（図 10（a）の  $\gamma$ ）には、ウォブル信号のパルスの立ち上がりから分周クロックの立ち上がるまでの期間、上記加算器 140 から高電位の信号が出力される（チャージ動作がなされる）（図 10（c）の  $\gamma$ ）。また、分周クロックの立ち下がりからウォブル信号のパルスが立ち下がるまでの期間、上記加算器 140 から低電位の信号が出力される（ディスチャージ動作がなされる）（図 10（c）の  $\gamma$ ）。そして、これらウォブル信号のパルスの立ち上がりから分周クロックの立ち上がるまでの期間と、分周クロックの立ち下がりからウォブル信号のパルスが立ち下がるまでの期間とは互いに等しいため、これらチャージ電流とディスチャージ電流とは互いに等しくなる。

#### 【0057】

このように、パルス中心が等しい場合には、チャージポンプ 130 a 及び 130 b において、チャージ電流及びディスチャージ電流は等しくなる。したがって、ウォブル信号のパルス及び分周クロックのパルスの各パルス幅の差異に関係なく、ウォブル信号及び分周クロックのパルスの中心が一致するように制御される。

#### 【0058】

次に、上記電圧制御発振器 110 の発振するクロックの分周クロックを LPP 信号に位相同期させる回路である先の図 1 に示した第 2 のループ B について更に説明する。

#### 【0059】

この第 2 のループ B にあつては、まず、LPP 信号が検出されるであろう時期

を予測することで、クロック生成装置 100 に入力される LPP 信号とノイズとを区別する処理がなされる。すなわち、指令部 172 において、記録開始時に LPP 信号がはじめて検出された時が記憶されるとともに、例えばクロック生成装置 100 の出力するクロックをカウントするなどして、LPP 信号が検出されてから次の LPP 信号が検出されるまでの期間を推定する。そして指令部 172 では、LPP 信号が検出されるであろう時期に同期して所定周期毎にウィンドウパルスを出力する。このウィンドウパルスのパルス幅は、LPP 信号が検出される可能性のある時期をカバーする時間幅を有している。一方、LPP 出力部 174 では、このウィンドウパルスの入力されている期間において、LPP 信号が検出されたときにのみ同 LPP 信号が出力される。これによりノイズを LPP 信号と誤検出することを回避することができるようになる。

#### 【0060】

この LPP 出力部 174 から出力された LPP 信号は、電圧制御発振器 110 の発振するクロックが分周器 176 にて分周された分周クロックと位相比較回路 150 にてその位相が比較される。この比較結果に基づく信号は、チャージポンプ 160 にて所定の出力レベルに変換された後、ローパスフィルタ 170 で平滑化される。そして、ローパスフィルタ 170 の出力する制御電圧信号は、上記電圧制御発振器 110 の制御電圧入力端子 b に印加される。

#### 【0061】

上記分周器 176 の分周比も、上記分周器 105 と同様「 $1/186$ 」であるものの、上記分周器 105 と比較して所定の位相だけずれたクロックを生成出力するようになっている。そして、位相比較回路 150 では、上記 LPP 出力部 174 から LPP 信号が出力されているときのみ、同 LPP 信号と分周器 176 によって分周された分周クロックとの比較に基づく信号を出力する。このため、位相比較回路 150 では、電圧制御発振器 110 の発振するクロックを分周比「 $1/2976$ 」にて分周した分周クロックと LPP 信号とを比較することとなる。そしてこれにより、電圧制御発振器 110 の発振するクロックの周波数が「 $26.16\text{ MHz}$ 」に制御される。

#### 【0062】

これら L P P 信号と分周クロックとの比較は、詳しくは、上記分周器 176 を介して電圧制御発振器 110 から位相比較回路 150 に入力されるパルスの立ち上がり、同位相比較回路 150 に入力される L P P 信号のパルスの中心と一致するように制御される。ちなみに、このような制御を行うための L P P 出力部 174 や、位相比較回路 150 等は、図 11 に例示されるような構成を有する。なお、図 11 において位相比較回路 150 の出力側に接続されるチャージポンプユニット C P は、上記チャージポンプ 160 内に備えられるものである。このチャージポンプ 160 は、先の図 8 に示したチャージポンプ 130 a と同様の構成を有する。

#### 【0063】

ここで、先の図 1 に示した位相比較回路 150 に入力されたウィンドウパルスや L P P 信号、更には分周器 176 から出力される分周クロック、チャージポンプ 160 の出力の関係を図 12 に示す。

#### 【0064】

すなわち、上記 L P P 出力部 174 にウィンドウパルスが入力されていない期間（図 12（a））においては、ノイズが混入した（図 12（b））としてもこれが位相比較回路 150 に出力されることはない。これに対して、ウィンドウパルス（図 12（a））が L P P 出力部 174 に入力されているときに、L P P 信号が入力される（図 12（b））と、同 L P P 信号が上記位相比較回路 150 に出力される。これにより、上記チャージポンプ 160 では、位相比較回路 150 に L P P 信号が入力されてから分周クロック（図 12（c））のパルスが立ち上がるまでの期間、高電位の信号を出力する（図 12（d））。そして、L P P 信号のパルスが入力されている期間であって、且つ分周クロックのパルスが立ち上がっている（図 12（c））期間、上記チャージポンプ 160 は低電位の信号を出力する。

#### 【0065】

ちなみに、このチャージポンプ 160 は、チャージ動作及びディスチャージ動作を行う時間が等しいときには、これらチャージ電流及びディスチャージ電流が等しくなるように設定されている。これにより、分周クロックの立ち上がりエッ

ジが L P P 信号の中心にきたときにチャージ時間及びディスチャージ時間が等しくなるために、これらチャージ電流及びディスチャージ電流が等しくなることとなる。こうして、チャージポンプ 1 6 0 の出力信号に基づいて、電圧制御発振器 1 1 0 は、分周器 1 7 6 の分周クロックのパルスの立ち上がりが L P P 信号のパルスの中心と一致するように制御される。

#### 【 0 0 6 6 】

特に、この第 2 のループ B による微調整によって、電圧制御発振器 1 1 0 の発振するクロックは、ウォブル信号とはほぼ周波数同期しつつも、L P P 信号に位相同期したものとなる。このため、先の図 7 ( c ) に示す L P P 信号と図 7 ( b ) に示したウォブル信号の中心とが図 7 ( d ) に示すように変動したとしても、電圧制御発振器 1 1 0 の発振するクロックは、L P P 信号に位相同期したものに制御されることとなる。

#### 【 0 0 6 7 】

次に、これら第 1 のループ A 及び第 2 のループ B を用いて、ウォブル信号とはほぼ周波数同期させた後、L P P 信号に位相同期させるという粗調整及び微調整の 2 段階の処理を行う回路について説明する。

#### 【 0 0 6 8 】

図 1 に示すように、上記粗調整及び微調整を行うための回路として、本実施形態では、第 1 のモニタ回路 1 8 0 、第 2 のモニタ回路 1 8 2 、制御回路 1 8 6 を備えている。

#### 【 0 0 6 9 】

ここで、第 1 のモニタ回路 1 8 0 は、ウォブル信号と分周器 1 0 5 にて分周された分周クロックとを取り込み、第 1 のループ A によるこれらウォブル信号と分周クロックとの周波数同期が完了したか否かをモニタする回路である。

#### 【 0 0 7 0 】

また、第 2 のモニタ回路 1 8 2 は、L P P 信号及び分周器 1 7 6 にて分周された分周クロックとを取り込み、第 2 のループ B によるこれら L P P 信号と分周クロックとの状態をモニタする回路である。

#### 【 0 0 7 1 】

更に、制御回路 186 は、これら第 1 のモニタ回路 180、第 2 のモニタ回路 182 からの信号に応じて、上記粗調整及び微調整を行うべく、第 1 のモニタ回路 180、第 2 のモニタ回路 182 を制御する回路である。

#### 【0072】

次に、こうした構成を有するデータ記録制御装置にあって、光ディスク 1 が DVD+R/RW であるときに、データの記録動作を行う際に用いる回路について説明する。

#### 【0073】

この光ディスク 1 としての DVD+R/RW には、同ディスク内の案内溝として機能するプリグループが螺旋状に形成されている。このプリグループは、光ディスク 1 上を蛇行しつつ形成されている。この蛇行（ウォブル）成分の有する信号は、「817.5 kHz」の周波数を有する。そして、上記クロック生成装置 100 では、ウォブル信号の周波数が分周比「1/32」で分周されたクロックを生成する。

#### 【0074】

すなわち、本実施形態では、光ディスク 1 が DVD+R/RW である場合には、上記第 1 のループ A を用いて、電圧制御発振器 110 の出力するクロックを DVD+R/RW のウォブル信号に同期させる。詳しくは、分周器 105 の分周比を「1/32」に設定することで、「817.5 kHz」のウォブル信号に基づき電圧制御発振器 110 の発振するクロックの周波数を「26.16 MHz」に制御する。そして、この際、上記第 2 のループ B においては、電圧制御発振器 110 の制御電圧入力端子 b に一定電圧を印加することで開ループ制御とする。

#### 【0075】

こうした制御を行うべく、本実施形態では、上記第 2 のループ B のローパスフィルタ 170 へ一定電圧を出力する電圧発生回路 184 と、同電圧発生回路 184 及びローパスフィルタ 170 間を連通及び遮断する切替回路 185 とを備えている。ここで、電圧発生回路 184 は、所定の直流電圧を発生する回路である。また、切替回路 185 は、上記制御回路 186 によって制御される回路である。

#### 【0076】

ここで、光ディスク 1 が DVD-R/RW であるとき、及び DVD+R/RW であるときのそれぞれについて、クロック生成装置 100 におけるクロックの生成にかかる制御を、上記制御回路 186 による制御を中心に説明する。

#### 【0077】

この一連の処理においては、まず当該クロック生成装置 100 の外部にあって、データ記録制御装置の各部制御を統括するマイクロコンピュータ等から制御回路 186 に、光ディスク 1 が DVD-R/RW であるか DVD+R/RW であるかを示すモード信号が入力される。更に、このマイクロコンピュータ等から、先の図 2 に示した電圧制御発振器 110 のゲイン制御回路 115 内のレジスタ 115a に、モードデータが書き込まれる。このモードデータに基づき、電圧制御発振器 110 では、光ディスク 1 が DVD-R/RW であるか DVD+R/RW であるかに応じてそれに適したゲイン（駆動能力）となるように第 1 の電流源 112 及び第 2 の電流源 114 の出力側電流経路の使用段数が設定されることとなる。

#### 【0078】

また、図 1 に示す制御回路 186 では、チャージポンプ 130a、130b、を、光ディスク 1 に適した駆動能力に設定する。この制御回路 186 による各チャージポンプ 130a、130b の駆動能力の設定は、先の図 8 に示したゲイン切替回路やそれに相当する回路に対して指令信号を出力することで行う。

#### 【0079】

更に、制御回路 186 では、電圧発生回路 184 の出力する電圧をローパスフィルタ 170 に印加するように切替回路 185 を切り替えると共に、チャージポンプ 160 を非駆動状態とする。すなわち、先の図 8 に示す構成と同様の構成を有するチャージポンプ 160 において、全てのチャージポンプユニット CPヘイネーブル信号を印加しないことにより、これら全てを非駆動状態とする。

#### 【0080】

これら一連の処理によってクロック生成装置 100 における初期設定が終了される。以下、こうした初期設定の後に行われる発振クロックの生成態様について、光ディスク 1 が DVD-R/RW である場合と、DVD+R/RW である場合



とについてそれぞれ説明する。

＜光ディスク 1 が DVD-R/RW である場合＞

まず、ウォブル信号が当該クロック生成装置 100 に入力されると、上記第 1 のループ A では、電圧制御発振器 110 の発振するクロック（実際にはそれが分周器 105 にて分周された分周クロック）とウォブル信号との周波数同期が取られる。この際、第 2 のループ B においてはチャージポンプ 160 が非駆動状態とされており、電圧制御発振器 110 の制御電圧入力端子 b には上記電圧発生回路 184 からの直流電圧、すなわち、一定電圧が印加される。このため、この時点では第 2 のループ B は開ループ制御となり、無効とされている。

#### 【0081】

そして、第 1 のループ A において、電圧制御発振器 110 の発振するクロックの分周クロックとウォブル信号との周波数の差が所定の範囲内に収まったことが第 1 のモニタ回路 180 を通じて検知されると、制御回路 186 では、第 2 のループ B を閉ループ制御に切り替え有効に動作させる。すなわち、チャージポンプ 160 内の所定個のチャージポンプユニット CP を駆動状態とするとともに、上記ローパスフィルタ 170 へ電圧発生回路 184 からの電圧が印加されないように切替回路 185 を切り替える。これにより、電圧制御発振器 110 の制御電圧入力端子 b に電圧制御発振器 110 の発振するクロック（実際にはそれが分周器 176 にて分周された分周クロック）と LPP 信号との位相差に応じた電圧が印加されるようになる。

#### 【0082】

また、制御回路 186 では、この切り替えとともに、上記チャージポンプ 130a、130b の駆動能力を下げる制御を行う。これは、ウォブル信号と発振クロックとの周波数の差が小さくなった後に、第 1 のループ A 側の重みを第 2 のループ B 側よりも軽くするためである。すなわち、ウォブル信号に対する周期がほぼ完了した後は、第 1 のループ A 側の影響を受けにくくなり、第 2 のループ B による発振クロックの微調整を適切に行うことができる。

#### 【0083】

更に、上述のように第 1 のループ A に基づく粗調整が行われている間、電圧発

生回路 184 からの電圧を電圧制御発振器 110 の制御電圧入力端子 b に印加することで、第 2 のループ B による微調整への切替の円滑化を図る。すなわち、チャージポンプ 160 を非駆動状態から駆動状態へ切り替えることで電圧制御発振器 110 の制御電圧入力端子 b に印加される電圧値が急変することによる発振周波数の急変を回避する。

#### 【0084】

なお、電圧発生回路 184 に基づく制御電圧入力端子 b への印加電圧は、第 2 のループ B によって電圧制御発振器 110 の発振するクロックと LPP 信号との位相同期が取られたときに制御電圧入力端子 b に印加されると想定される電圧と略等しくなるように設定することが望ましい。これにより、チャージポンプ 160 を非駆動状態から駆動状態へ切り替えることに起因する電圧制御発振器 110 の制御電圧入力端子 b に印加される電圧値の変化を極力抑制することができる。

#### 【0085】

また、この電圧発生回路 184 に基づく制御電圧入力端子 b への印加電圧は、制御電圧入力端子 b に印加される電圧の最大値と最小値との略中間とされることが望ましい。

<光ディスク 1 が DVD+R/RW である場合>

まず、ウォブル信号が当該クロック生成装置 100 に入力されると、上記第 1 のループ A では、電圧制御発振器 110 の発振するクロック（実際にはそれが分周器 105 にて分周された分周クロック）とウォブル信号との周波数同期が取られる。一方、第 2 のループ B においてはチャージポンプ 160 が非駆動状態とされており、電圧制御発振器 110 の制御電圧入力端子 b には上記電圧発生回路 184 からの直流電圧、すなわち、一定電圧が印加される。こうして、光ディスク 1 が DVD+R/RW であると、第 2 のループ B は開ループ制御となる。

#### 【0086】

なお、この光ディスク 1 が DVD+R/RW である場合には、光ディスク 1 が DVD-R/RW である場合と比較して、第 1 のループ A のゲインを異ならしめる。すなわち、これらのウォブル信号にはその周波数等に差異があるために、異なるゲインによってより適切な制御を行うことができる。例えば、DVD-R/RW

RWのウォブル信号はDVD+R/RWのウォブル信号よりも周波数が低いため、上記第1のループAの周波数差が所定の範囲に収まるまでのゲインは、DVD-R/RWの場合をDVD+R/RWの場合より高くすることが望ましい。

#### 【0087】

このゲイン調整は、上記電圧制御発振器110やチャージポンプ130a、130bのゲイン（駆動能力）の調整によって行うことができる。

#### 【0088】

更に、電圧発生回路184では、異なる複数の電圧を発生するようにしてもよい。これにより、光ディスク1がDVD-R/RWであるか、DVD+R/RWであるかに応じてより適切な制御を行うことができる。

#### 【0089】

以上説明した本実施形態によれば以下の効果が得られるようになる。

#### 【0090】

(1) 光ディスク1がDVD-R/RWであるときには第1のループA及び第2のループBを用いて記録クロックを生成するとともに、光ディスク1がDVD+R/RWである場合には、第1のループAを用いて記録クロックを生成した。これにより、光ディスク1に応じてそれぞれ適切なクロックを生成することができるようになる。

#### 【0091】

(2) 光ディスク1がDVD+R/RWである場合には、電圧制御発振器110の制御電圧入力端子bに一定電圧を加えた。これにより、光ディスク1がDVD-R/RWである場合に適用されるクロック生成装置を用いて、光ディスク1がDVD+R/RWである場合にもクロックを適切に生成することができるようになる。しかも、この電圧制御発振器110の制御電圧入力端子bに印加する電圧を調整することで、光ディスク1がDVD+R/RWである場合のクロックの生成に際しての制御パラメータを増加させることができ、ひいては同クロック生成に際しての自由度を高めることもできる。

#### 【0092】

(3) 光ディスク1がDVD-R/RWであるときとDVD+R/RWである

ときとで、電圧制御発振器 110 の駆動能力やチャージポンプ 130 a の駆動能力を異ならしめた。これにより、これらのウォブル信号の周波数等に差があっても、クロック生成に際してそれぞれ適切なフィードバック制御を行うことができる。

#### 【0093】

(4) 光ディスク 1 が DVD-R/RW であるときと DVD+R/RW であるときとで、分周器 105 や分周器 176 の分周比を異ならしめた。詳しくは、光ディスク 1 が DVD-R/RW であるときに、DVD+R/RW であるときよりも分周器 105 や分周器 176 の分周比を小さく設定した。これにより、各ウォブル信号から適切な記録クロックを生成することができる。

#### 【0094】

(5) 第 1 のループ A と第 2 のループ B とで電圧制御発振器 110 を共有した。これにより、回路規模を低減することができる。

#### 【0095】

(6) 電圧制御発振器 110 が第 1 の電流源 112 や第 2 の電流源 114 を備える構成とすることで、当該電圧制御発振器 110 の特性を可変とすることができる。

#### 【0096】

(7) 第 1 のループ A の備えるチャージポンプ 130 a、130 b のゲインを可変とする構成とするとともに、このゲインを粗調整から微調整へ切り替える際に低下させるようにした。これにより、第 2 のループ B による微調整を好適に行うことができるようになる。

#### 【0097】

(8) LPP 信号が検出される時期を指令部 172 で予測し、この予測される時期にのみ位相比較回路 150 での処理が許可されるために、ノイズを LPP 信号と誤認することを回避することができるようになる。

#### 【0098】

(9) 電圧制御発振器 110 の発振するクロックの分周クロックとウォブル信号との両パルスの立ち上がり及び立ち下がりをそれぞれ比較することで、再生さ

れるウォブル信号のデューティ比の変化の影響を排除して電圧制御発振器 110 を制御することができる。

**【0099】**

なお、上記実施形態は、以下のように変更して実施してもよい。

**【0100】**

・上記第1のループAに入力される信号としては、ウォブル信号に限らず、その分周信号でもよい。

**【0101】**

・上記第2のループBに入力される信号としては、LPP信号に限らず、その分周信号でもよい。

**【0102】**

・電圧制御発振器 110 の構成は、図2に例示したものに限らない。例えばリングオシレータ 118 の各インバータ IV への給電量を制御する電流制御素子としては、Nチャネルトランジスタ及びPチャネルトランジスタからなるものに限らない。

**【0103】**

・電圧制御発振器 110 のゲインをレジスタ 115 a による初期設定としたが、これに限らず、クロック生成装置の動作中においても可変とする構成としてもよい。こうした構成は、クロック生成装置を、角速度一定のデータ記録装置に適用する場合には、特に有効である。

**【0104】**

・立ち上がり比較部 120 a 及び立ち下がり比較部 120 b、位相比較回路 150、チャージポンプ 130 a、130 b、160 の構成としては、先の図8及び図9及び図11に例示したものに限られない。

**【0105】**

・ウォブル信号に周波数同期したクロックを生成する第1のループAにおけるウォブル信号と電圧制御発振器 110 の発振するクロックとの比較態様は、上記立ち上がり及び立ち下がりの両方を比較するものに限られない。例えば、立ち上がりのみを用いて、ウォブル信号とほぼ同期した信号を生成するようにしてもよ

い。

#### 【0106】

・例えばノイズをLPP信号と誤検出することがない場合等においては、先の図1に示した指令部172においてウィンドウパルスを生成する処理を省略してもよい。

#### 【0107】

・第1のループAと第2のループBとで電圧制御発振器を共有する構成にも限らない。すなわち、第1のループAと第2のループBとで各別の電圧制御発振器を備える構成としてもよい。こうした場合であれ、上記実施形態に準じた態様にて第2のループBの制御電圧入力端子へ印加する電圧を切り替えることで、第2のループBを開ループ制御から閉ループ制御に切り替える際の電圧制御発振器の発振周波数の変化を抑制することはできる。

#### 【0108】

・分周器105、176の分周比は、上記実施形態で例示したものに限らない。例えば記録動作を制御する実際のクロックとしてウォブルの1周期に「186」パルスが要求されているときであっても、例えば分周比を「372」に設定することもできる。こうした設定を行うことで、データの記録制御に際しての様々な要求に的確に応じることができる。

#### 【0109】

・データ記録制御装置の構成は、図1に例示するものに限らない。

#### 【0110】

#### 【発明の効果】

本願によれば、ウォブル信号にランドプリピット信号が重畳された第1の基準信号と、ウォブル信号からなる第2の基準信号とのいずれかに同期したクロックを生成するPLL回路の回路規模の増大を好適に抑制することができるようになる。

#### 【図面の簡単な説明】

【図1】 本発明にかかるPLL回路の一実施形態の構成を示すブロック図。

【図2】 同実施形態における電圧制御発振器の構成を示す回路図。

【図 3】 同実施形態における電圧制御発振器の特性を示す図。

【図 4】 同実施形態における電圧制御発振器の特性を示す図。

【図 5】 同実施形態における電圧制御発振器の特性を示す図。

【図 6】 同実施形態における電圧制御発振器の特性を示す図。

【図 7】 ウォブル信号及び L P P 信号の特性を示すタイムチャート。

【図 8】 同実施形態のチャージポンプの構成を示す図。

【図 9】 同実施形態の立ち上がり比較部及びチャージポンプユニットの構成を示す回路図。

【図 10】 同実施形態においてウォブル信号と周波数同期したクロックの生成態様を示すタイムチャート。

【図 11】 同実施形態の位相比較回路及びチャージポンプユニットの構成を示す回路図。

【図 12】 同実施形態における L P P 信号と位相同期したクロックの生成態様を示すタイムチャート。

【図 13】 DVD において変調されたデータのフォーマットを示す図。

【図 14】 DVD-R 及び DVD+R のウォブル信号を示すタイムチャート。

。

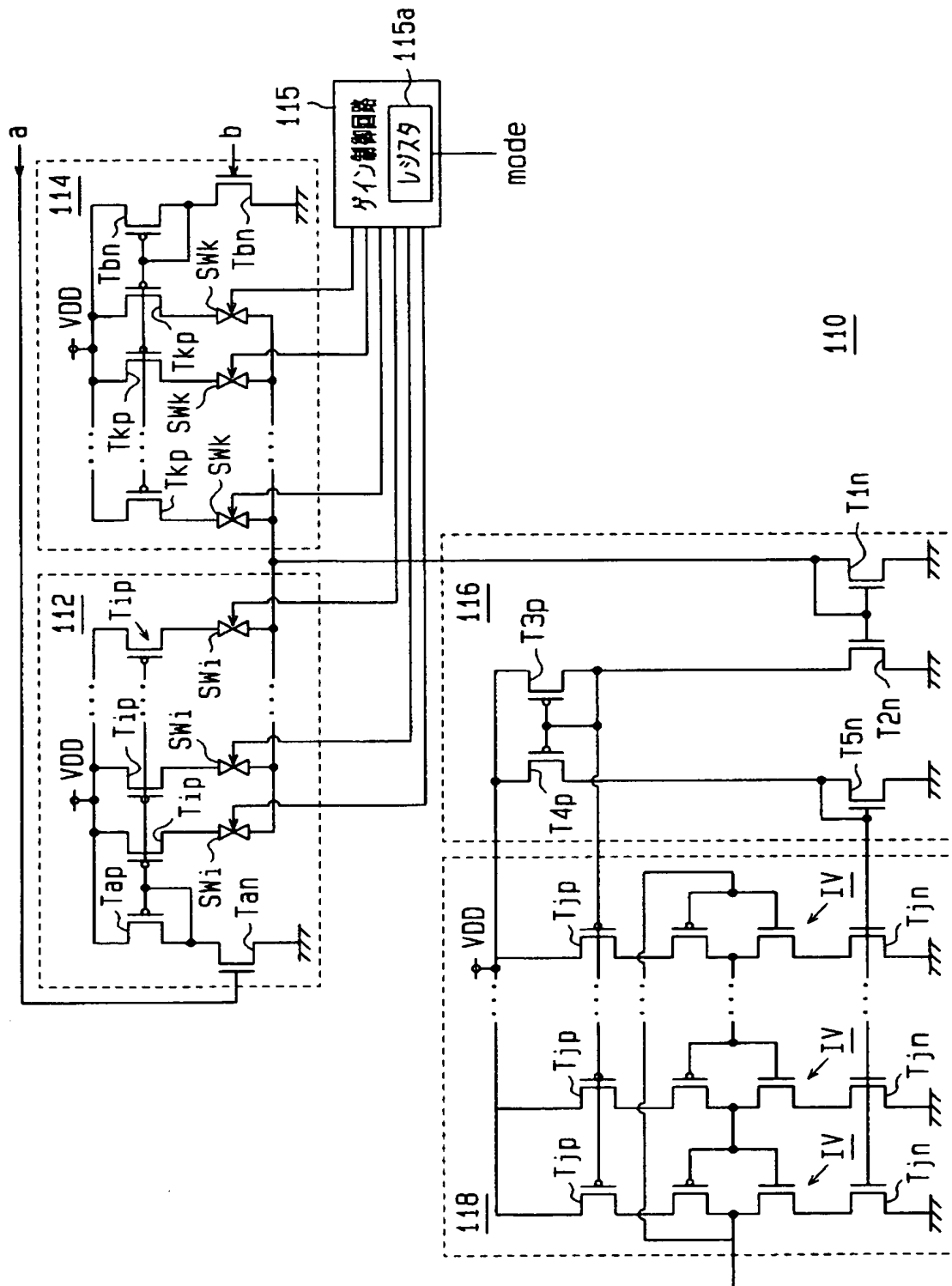
#### 【符号の説明】

1…光ディスク、10…光学ヘッド、20…RFアンプ、100…クロック生成装置、105…分周器、110…電圧制御発振器、112、114…電流源、115…ゲイン制御回路 115 a…レジスタ、116…制御電圧発生回路、118…リングオシレータ、120 a、120 b…比較部、130 a、130 b…チャージポンプ、131 a…ゲイン切替回路、132 a…出力部、133 a…バイアス回路、140…加算器、142…ローパスフィルタ、150…位相比較回路、160…チャージポンプ、172…指令部、174…L P P 出力部、176…分周器、180、182…モニタ回路、184…電圧発生回路、185…切替回路、186…制御回路。

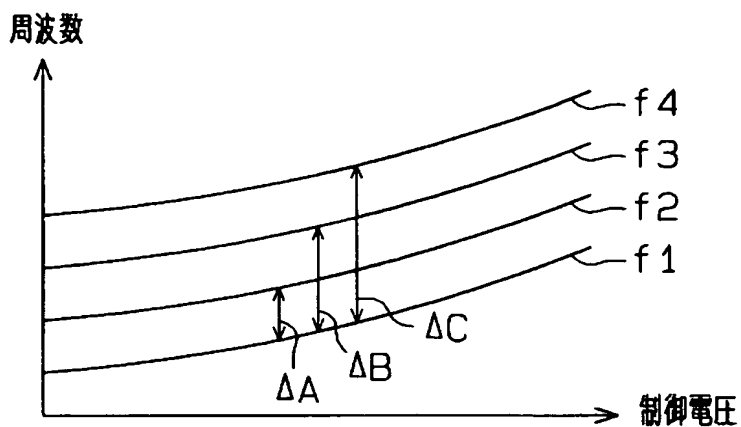




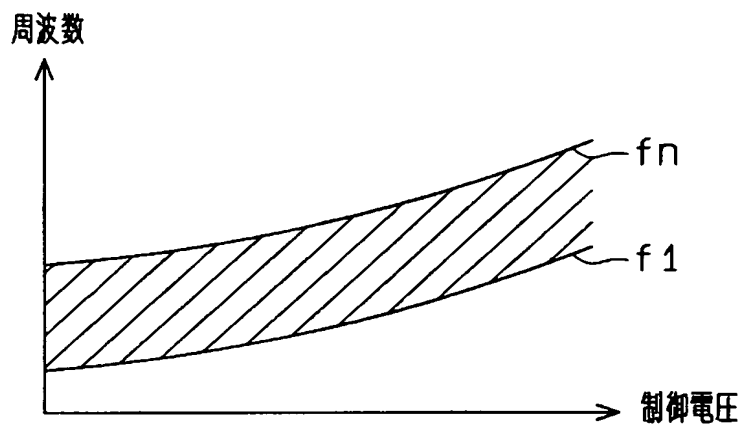
【図 2】



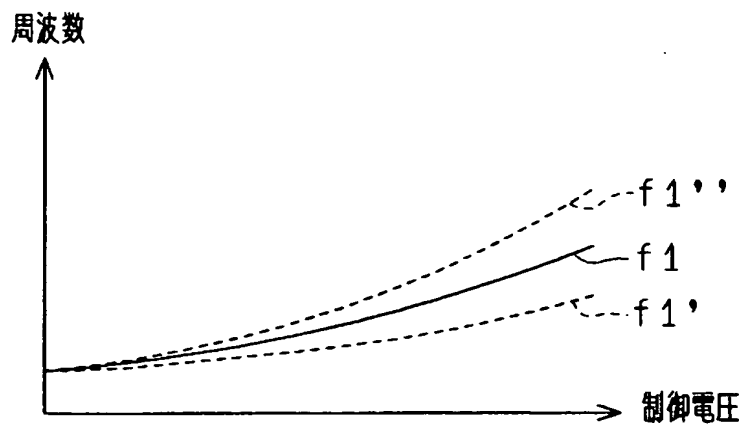
【図 3】



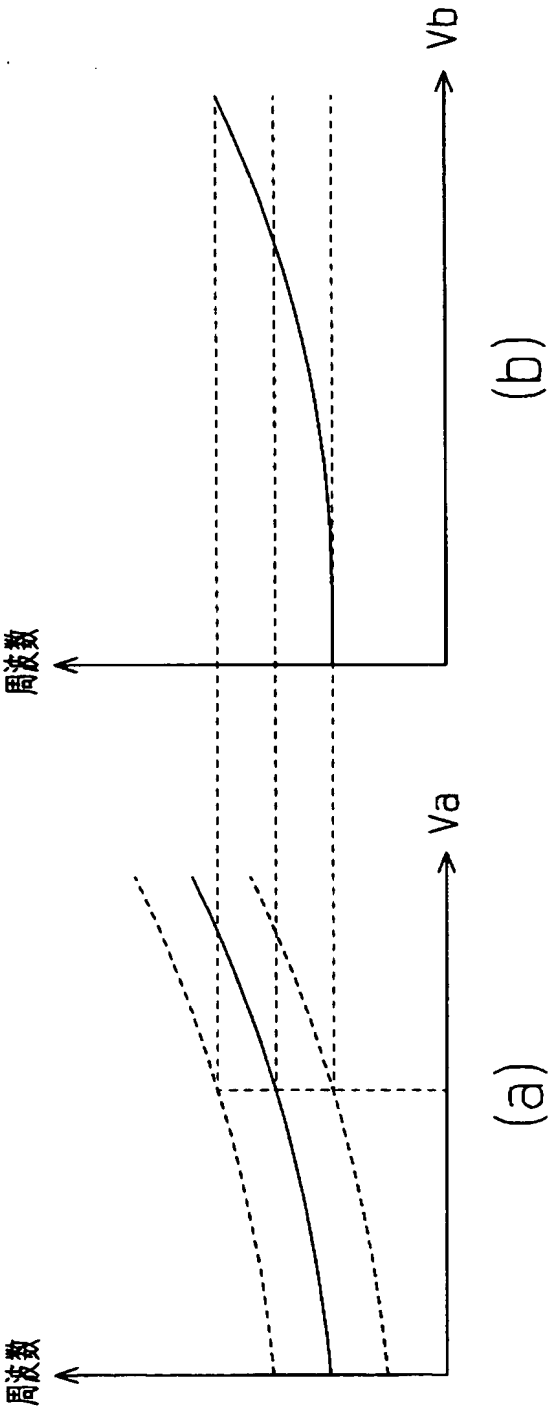
【図 4】



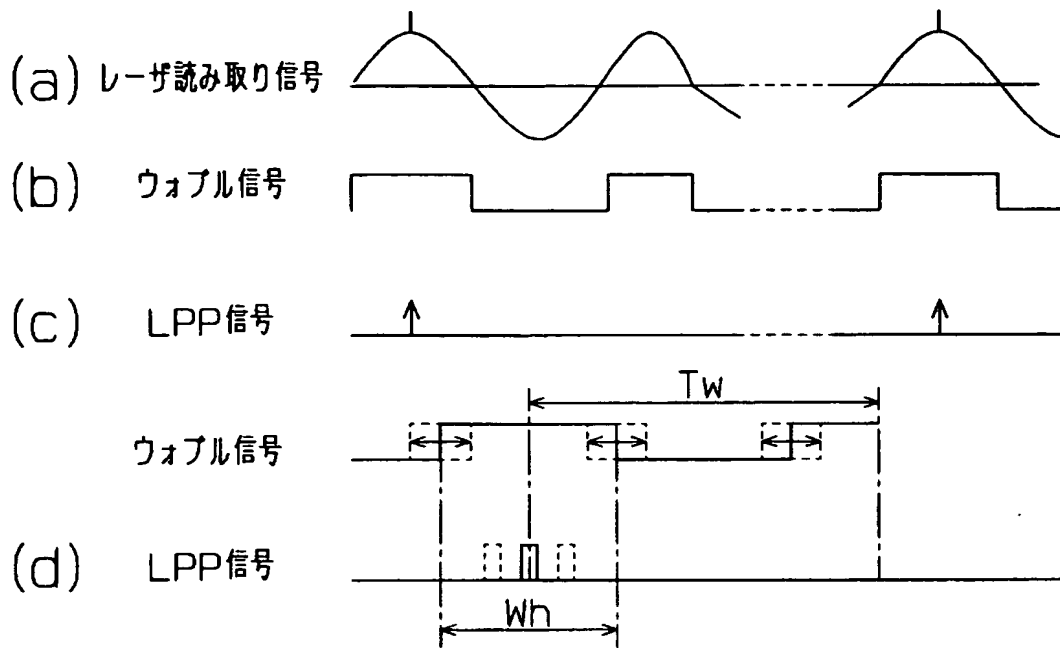
【図 5】



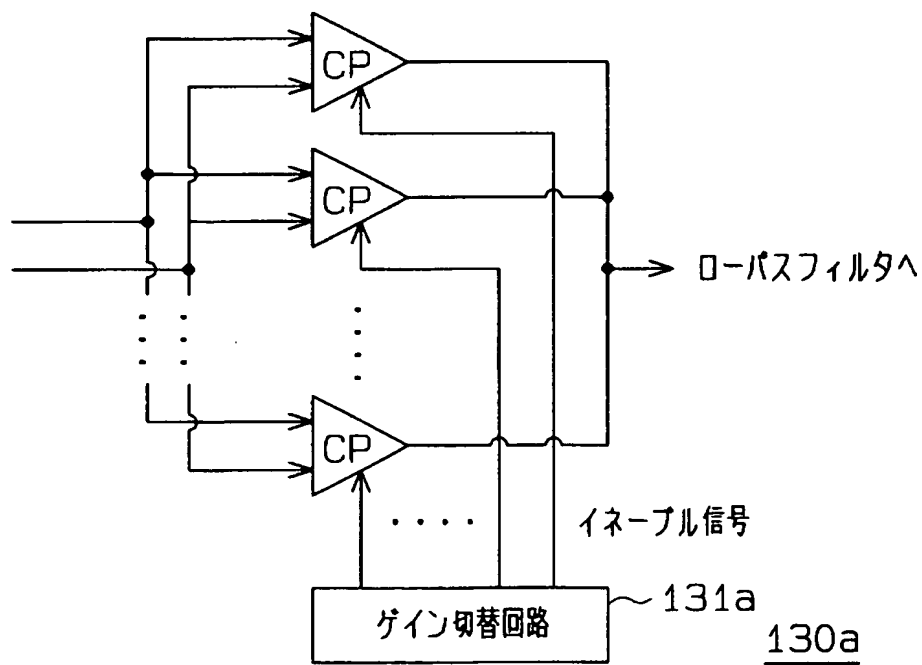
【図 6】



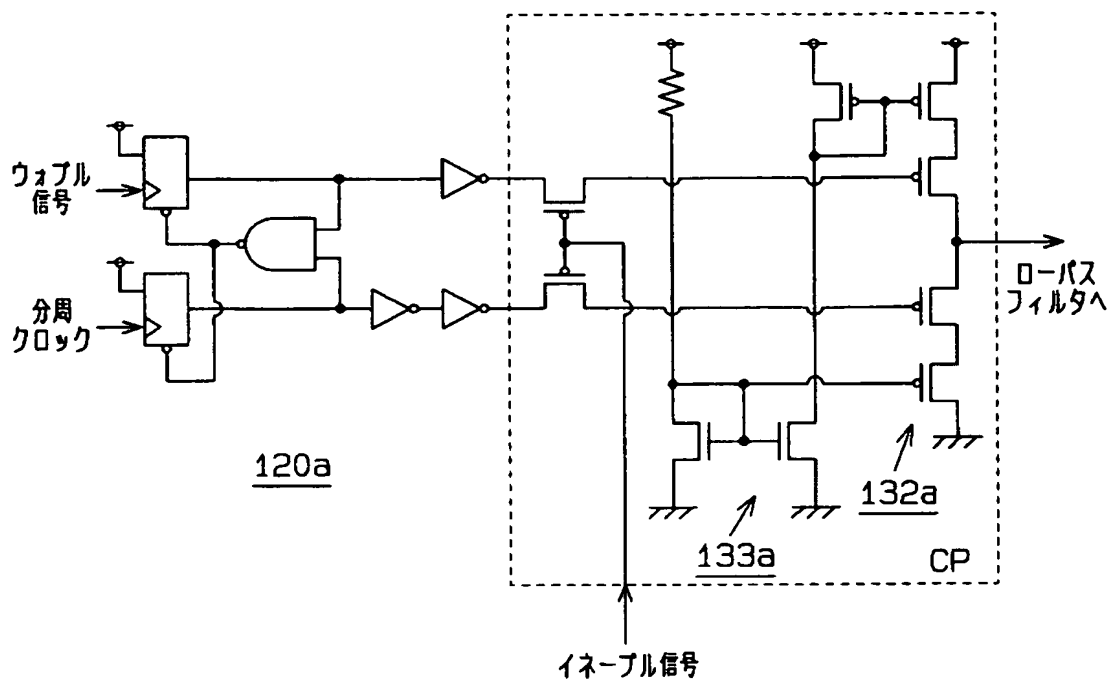
【図 7】



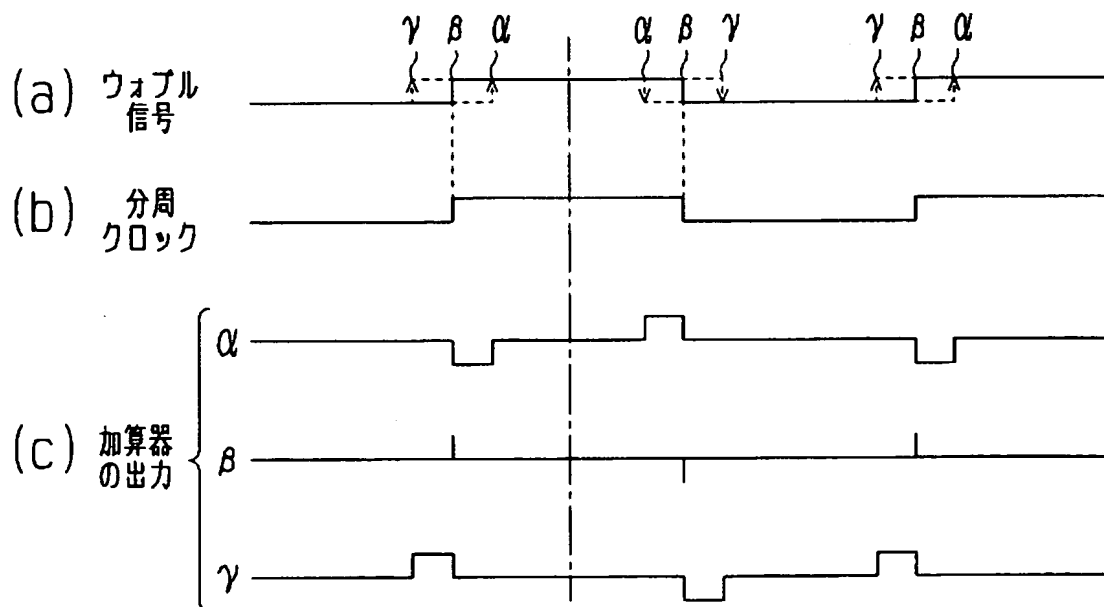
【図 8】



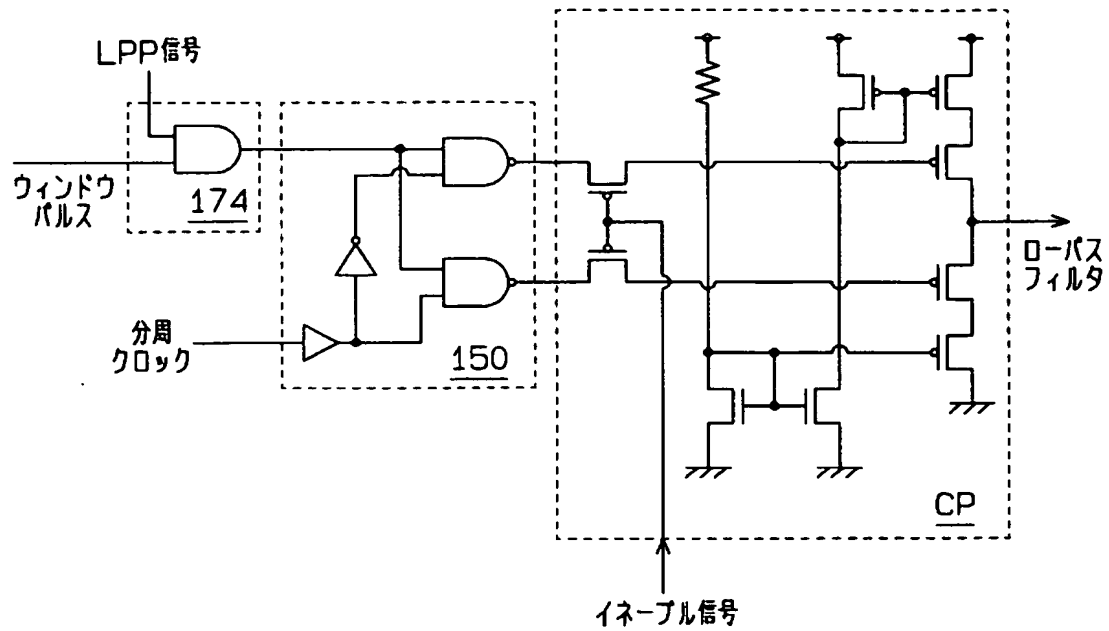
【図 9】



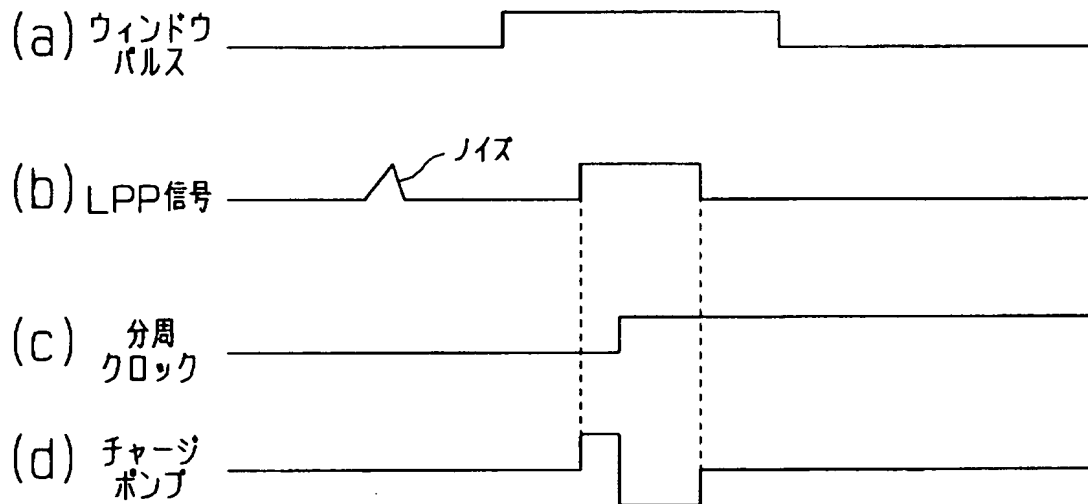
【図 10】



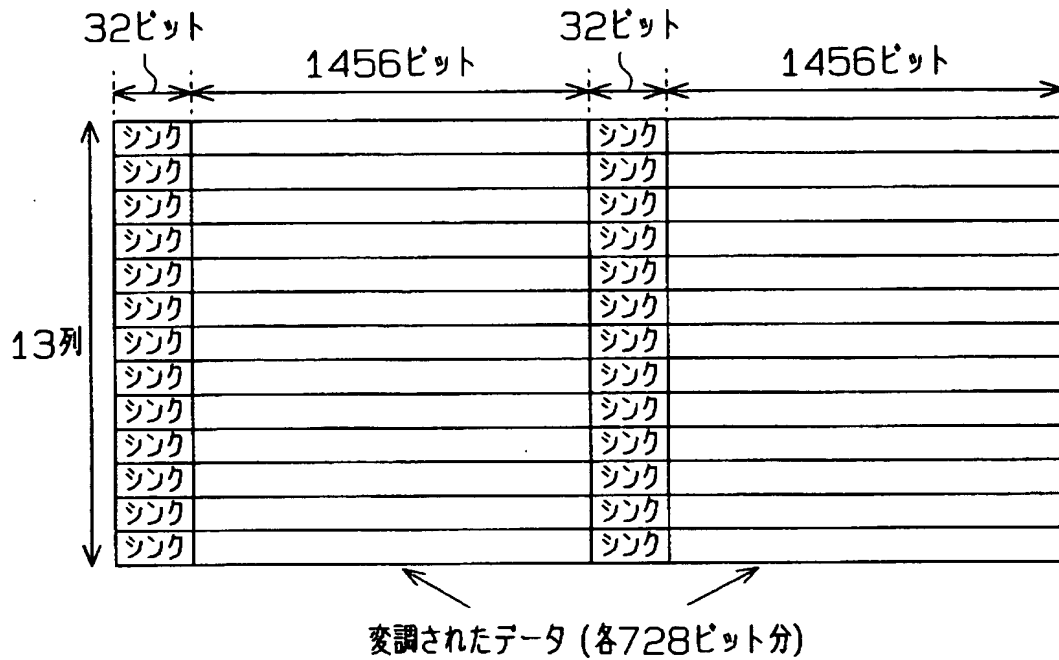
【図 11】



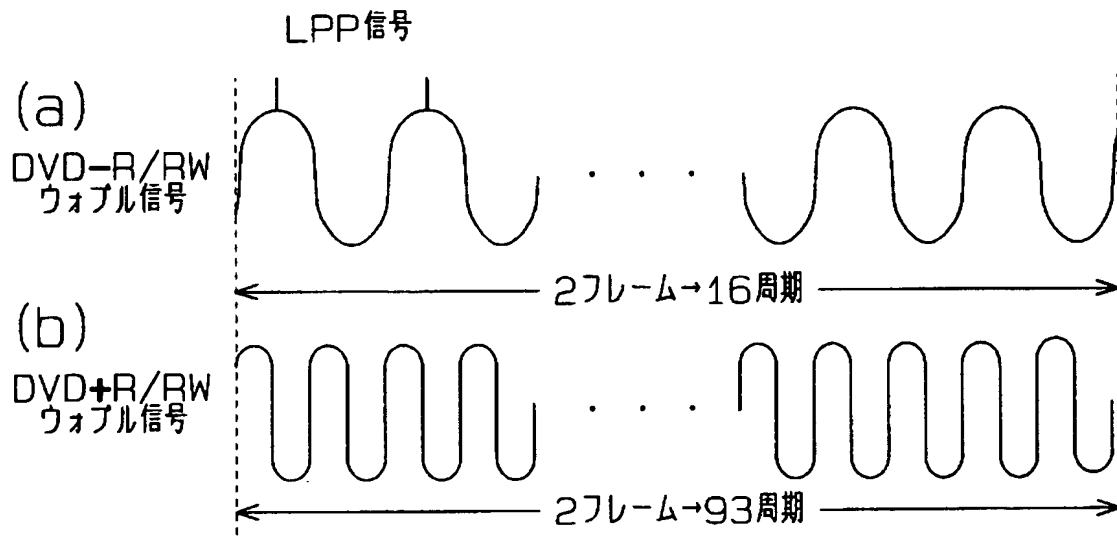
【図 12】



【図 13】



【図 14】



【書類名】 要約書

【要約】

【課題】 ウォブル信号にランドプリピット信号が重畳された第1の基準信号と、ウォブル信号からなる第2の基準信号とのいずれかに同期したクロックを生成するPLL回路の回路規模の増大を好適に抑制する。

【解決手段】 光ディスク1がDVD-R/RWであるときには、第1のループAでは、電圧制御発振器110の発振クロックの分周クロックをウォブル信号に周波数同期させる。また、第2のループBでは、電圧制御発振器110の発振クロックの分周クロックをLPP信号に位相同期させる。一方、光ディスク1がDVD+R/RWであるときには、第1のループAでは、電圧制御発振器110の発振クロックの分周クロックをウォブル信号に周波数同期させる。また、第2のループBでは、電圧制御発振器110の制御電圧入力端子bに一定電圧を印加する。

【選択図】 図1



特願 2003-033888

出願人履歴情報

識別番号

[000001889]

1. 変更年月日

1993年10月20日

[変更理由]

住所変更

住 所

大阪府守口市京阪本通2丁目5番5号

氏 名

三洋電機株式会社